

УДК 681.3:629.78

ПРИМЕР ОРГАНИЗАЦИИ ПОМЕХОЗАЩИЩЕННОГО ИНТЕРФЕЙСА ПАМЯТИ В МАЛОГАБАРИТНЫХ БОРТОВЫХ ПРОЦЕССОРНЫХ СИСТЕМАХ

*А.В. Никифоров, И.В. Чулков, К.В. Ануфрейчик, А.В. Коновалов,
Д.Г. Тимонин*

Институт космических исследований РАН, Москва

В настоящее время постоянно расширяется круг и сложность задач, решаемых бортовой радиоэлектронной аппаратурой космических аппаратов. В связи с этим в них используется большее количество микросхем памяти. Однако многие орбиты космических аппаратов характеризуются высоким уровнем радиационного фона, воздействие которого может привести к отказу отдельных ячеек памяти или искажению в них информации. Одним из наиболее частых случаев искажения информации является изменение одного бита ячейки памяти при попадании в нее радиационной частицы. Для защиты информации в микросхемах памяти от однократной ошибки было решено использовать коды Хемминга. Код Хемминга позволяет исправить однократную и обнаружить двукратную ошибку.

В данной работе описан пример использования кода Хемминга для защиты информации микросхем памяти в приборе БИУС (Бортовая информационно-управляющая система), который входит в состав комплекса научной аппаратуры космического аппарата «Спектр-РГ».

На рис. 1 приняты следующие условные обозначения:

CPU — процессор TMS320C32

ПЛИС — программируемая логическая интегральная схема

PROM — программное ПЗУ

PRAM — программное ОЗУ

DRAM — ОЗУ данных

FLASH — флэш-память

Mux — мультиплексор данных

Ham1 — функция Хемминга для ОЗУ и ПЗУ

Ham2 — функция Хемминга для флэш-памяти

Ad&Con — линии адреса и управления

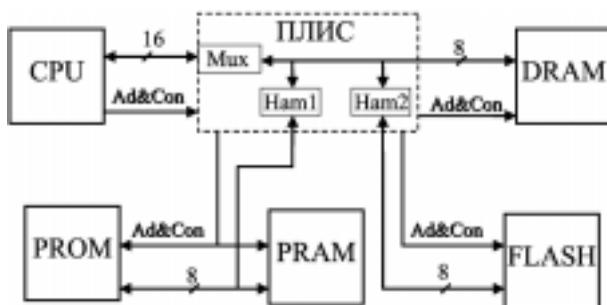


Рис. 1. Структурная схема процессорного модуля БИУС

В данном примере кодами Хемминга защищены PROM, PRAM и FLASH, так как в этих микросхемах данные хранятся большой промежуток времени. Эти устройства имеют восьмиразрядные данные, поэтому для них используются четырехразрядные проверочные биты Хемминга.

Рассмотрим использование кода Хемминга на примере PRAM (рис. 2).



Рис. 2. Расположение данных и проверочных бит кода Хемминга в PRAM

Когда процессор записывает данные в PRAM ПЛИС записывает эти данные в нижнюю зону PRAM, затем вычисляет проверочные коды Хемминга и записывает их в верхнюю зону PRAM. При считывании данных процессором из PRAM ПЛИС считывает сами данные и проверочные коды из PRAM, а затем вычисляет синдром (число, локализирующее ошибку). Если синдром равен нулю, значит, ошибки не было и ПЛИС передает данные

процессору. Если же синдром не равен нулю, то произошла ошибка, причем величина синдрома является номером ошибочного бита. ПЛИС инвертирует значение ошибочного бита и передает данные процессору, а также выдает команду прерывания процессору. По этой команде процессор начинает тестирование ошибочной ячейки памяти. Если в ней был однократный сбой, то процессор «забывает» о ней, а если там произошла неисправимая ошибка, то процессор перестает обращаться к данной области памяти.

Это кодирование позволяет обнаружить и исправить только однократную ошибку в ячейке памяти, при большом количестве ошибок коды Хемминга окажутся бессильными.